

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
 - TEXT CUT OFF AT TOP, BOTTOM OR SIDES
 - FADED TEXT
 - ILLEGIBLE TEXT
 - SKEWED/SLANTED IMAGES
 - COLORED PHOTOS
 - BLACK OR VERY BLACK AND WHITE DARK PHOTOS
 - GRAY SCALE DOCUMENTS
-

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-144998

(43) 公開日 平成10年(1998) 5月29日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 S 3/18

H 0 1 S 3/18

G 0 2 B 6/42

G 0 2 B 6/42

審査請求 有 請求項の数 9 O L (全 7 頁)

(21) 出願番号

特願平8-292699

(22) 出願日

平成8年(1996)11月5日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 朔晦 正志

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 弁理士 後藤 洋介 (外2名)

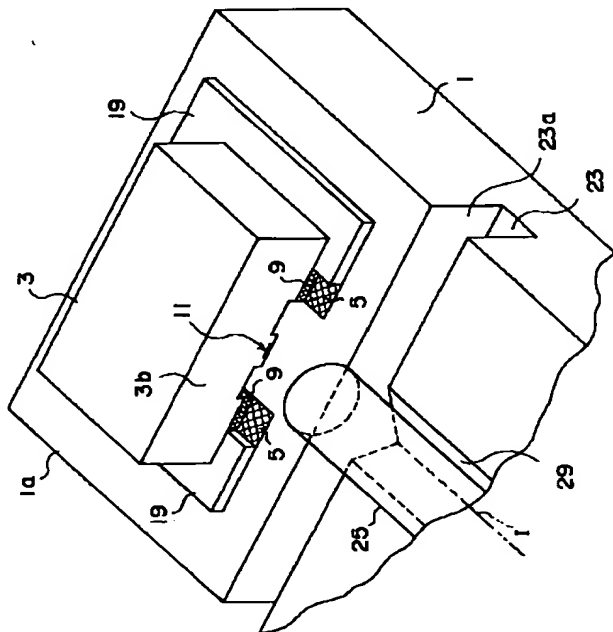
(54) 【発明の名称】 光素子の実装構造

(57) 【要約】

【課題】 光素子を実装面に対し高精度かつ無調整で実装すること。

【解決手段】 光素子3の設置面3aには基板1の実装面1aに配した第1の電極5に対向するよう配した第2の電極7が設けられている。前記第1の電極5及び第2の電極7間にはこれらを接続した複数の第1の接続子9を有している。前記基板1への前記光素子3の実装は、マーク31a、31bにより平面の位置あわせをした後、第1及び第2の接続子9、18を溶融させ突起部19と前記実装面1aを接触させて行う。

【効果】 光素子を高精度かつ無調整で実装することができる。



【特許請求の範囲】

【請求項1】 光軸線に対して平行な仮想線を含む実装面を有している基板と、該基板に実装されるときともに前記実装面に対向する設置面を有している光素子とを具備し、前記光素子に接続するよう所定間隔をもって前記実装面上に配した複数の第1の電極と、該第1の電極に一対一に対向するよう前記設置面に配した複数の第2の電極と、前記第1の電極及び前記第2の電極間を相互に接続した複数の第1の接続子とを有している光素子の実装構造において、

前記光素子は前記第2の電極に所定間隔をもって前記設置面上に形成した導波路を有し、該導波路の前記設置面の一部には第3の電極が設けられており、前記前記実装面には前記第3の電極に対向する第4の電極が設けられており、前記第3及び第4の電極間を相互に接続した第2の接続子を有し、さらに前記光素子の第2及び第3の電極、前記導波路を除く前記実装面の所定位置には前記設置面を当接して前記光素子を実装するよう突出している突起部を有していることを特徴とする光素子の実装構造。

【請求項2】 請求項1記載の光素子の実装構造において、前記突起部は前記第1の電極の両外側に配されて前記設置面に接触していることを特徴とする光素子の実装構造。

【請求項3】 請求項1記載の光素子の実装構造において、前記設置面には前記第2及び第3の電極間に溝が形成されていることを特徴とする光素子の実装構造。

【請求項4】 光軸線に対して平行な仮想線を含む実装面を有している基板と、該基板に実装されるときともに前記実装面に対向する設置面を有している光素子とを具備し、前記光素子に接続するよう所定間隔をもって前記実装面に配した第1の電極と、該第1の電極に対向するよう前記設置面に配した第2の電極と、前記第1の電極及び前記第2の電極間を相互に接続した接続子とを有している光素子の実装構造において、

前記光素子は前記設置面に平行に対向する対向面に第3の電極を有し、前記実装面には前記設置面を当接して前記光素子を実装するよう突出している突起部を有し、前記第2の電極を除く前記設置面に前記突起部が対向して配されていることを特徴とする光素子の実装構造。

【請求項5】 請求項1又は4記載の光素子の実装構造において、前記光素子は前記設置面及び前記光軸線に直角な対向面を有し、前記実装面には前記対向面の近傍で前記対向面に平行なストッパ溝部と、該ストッパ溝部から前記光軸線方向にのびて光伝送部材を位置決めする位置決め溝部とを有し、前記ストッパ溝部は前記光伝送部材の端面の一部を突き当て前記光軸線方向への移動を阻止する溝壁を有していることを特徴とする光素子の実装構造。

【請求項6】 請求項1又は4記載記載の光素子の実装

構造において、前記突起部は複数の突起によって形成されていることを特徴とする光素子の実装構造。

【請求項7】 請求項1又は4記載の光素子の実装構造において、前記突起部は前記実装面に形成した膜であることを特徴とする光素子の実装構造。

【請求項8】 請求項1又は4記載記載の光素子の実装構造において、前記基板はSi基板であり、前記突起部はSiO₂膜であることを特徴とする光素子の実装構造。

10 【請求項9】 請求項1又は4記載の光素子の実装構造において、前記実装面及び前記設置面のそれぞれには、前記光素子を前記実装面の所定位置に位置決めするための複数のマークが施されていることを特徴とする光素子の実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は基板上に光素子と光導波路とを実装し光学的な結合を行う光モジュールにおいて、光素子の実装位置を基準面に対し高精度かつ無調整で実装する構造に属するものである。

20

【0002】

【従来の技術】従来の光素子の実装構造における従来技術としては、特開昭63-143890号公報に、光導波路と凹部に設けた電極とを有する光素子実装装置が開示されている。

【0003】光素子実装装置には、図7に示すように、端面発光形の半導体レーザ素子101の活性層102で発光した光を、光素子実装基板106上に形成した光導波路107へ導くため、光導波路107を有する光素子実装基板106に半導体レーザ素子101よりわずかに大きな凹部115を設けている。凹部115上には半導体レーザ素子101上の電極（図示せず）とハンダ部材からなる接続子103とを接続するための電極104aが設けられている。

【0004】また、半導体レーザ素子101の中心近傍部分には半導体レーザ素子101の発光面と光導波路107との光位置が合うような高さを有する凸部105が設けられている。

【0005】この光素子実装装置においては、半導体レーザ素子101が凸部105を跨ぎ、かつ半導体レーザ素子101と凸部105とが付き合った状態で接続子103によって光素子実装基板106に接続される。このためY-Z平面の位置合わせは接続子103の自己整合機能によって行われる。そして、X-Z平面の位置合わせは光半導体レーザ素子101と表面の高さ精度を正確に出した凸部105との付き合わせによって行われるので、X-Y-Zの3軸の位置合わせを無調整で行うことができるというものである。

【0006】なお、凸部105の頂面の高さ精度は、RIE (Reactive Ion Etching) 等を

用いることによってサブミクロン以下に抑えることができるというものである。

【0007】図8及び図9は上述した光素子実装装置の他の従来技術を示しており、109は光素子実装基板106の凹部115に設けた微小な溝を有する凸部を示す。また、104bは半導体レーザ素子101に設けられている電極である。110は熱伝導性に優れた部材である。即ち、凸部109の頂面が大きく、かつ端面発光形の半導体レーザ素子101の表面と凸部109の頂面との間を熱伝導性に優れた部材で固着する場合、凸部109の頂面上の部材の厚さにバラツキを生じ、X軸方向の高さにバラツキを生じることがある。

【0008】しかし、凸部109の頂点部に微小な溝を設けているので、部材110の厚さにバラツキがあっても端面発光形の半導体レーザ素子自体の重さで熱伝導性に優れた部材110は微小な溝に吸収されるため、X軸方向の高さ精度を維持した状態で接続できるというものである。

【0009】

【発明が解決しようとする課題】従来の光素子実装装置の構造によると、半導体レーザ素子101と光導波路107の光軸と垂直方向の位置決め精度は凸部115の加工精度と凸部105への実装精度によるものであり、凸部115と半導体レーザ素子101を所定高さ精度で密着させなければならないため、数 μm 程度の実装精度しか得られないことである。

【0010】また、従来の光素子実装装置の構造では、半導体レーザ素子101の実装をハンダ材料である接続子103に依存している。すなわち、半導体レーザ素子101の中段に位置する凹部115に対してバランス良く配置して、電極104a、104b間を接続子103によって溶融、実装しなければ、半導体レーザ素子101の光軸に対して水平方向の傾き、光軸方向の角度ずれなどが生じてしまい、光導波路107との結合が劣化してしまう。

【0011】そして、接続子103の体積、溶融度、凝固時の応力を正確に管理することは非常に困難であり、接続子103によって高精度に凸部102と半導体レーザ素子101とを密着させることは非常に困難である。

【0012】また、他の従来技術によれば、放熱性を上げるために微小な溝を設けた突部109と半導体レーザ素子101との間に部材110を挿入しているが、部材110の挿入によるこれによる実装精度の劣化は回避できない。たとえ図8及び図9に示すように突部109に溝を設けたところで、半導体レーザ素子101の自重と接続子103の応力によって部材110の厚さを管理し実装精度を確保することは困難である。

【0013】以上のように、この技術による実装精度としては数 μm 程度が限界であり、多モード光導波路との結合に有効であるが、サブ μm の実装精度が必要な単一

モード光導波路との結合に適応できない。

【0014】さらに、従来構造による問題点は信頼性の問題である。その理由は、従来構造による実装では、半導体レーザ素子101の活性層102の直下に実装面が存在するので、活性層102には絶えずストレスが加わった状態で実装されていることになる。高速変調駆動用半導体レーザ、導波路型受光素子、半導体変調器などは僅かなストレスでも容易に破壊されてしまうため、信頼度を要求する光モジュールでは従来構造の適用は不可能である。

【0015】それ故に本発明の課題は、基板上に光素子と光導波路とを実装し光学的な結合を行う光モジュールにおいて、光素子の実装位置を基準面に対し高精度かつ無調整で実装しうる光素子の実装構造を提供することにある。

【0016】

【課題を解決するための手段】本発明によれば、光軸線に対して平行な仮想線を含む実装面を有している基板と、該基板に実装されるとともに前記実装面に対向する設置面を有している光素子とを具備し、前記光素子に接続するよう所定間隔をもって前記実装面上に配した複数の第1の電極と、該第1の電極に一対一に対向するよう前記設置面に配した複数の第2の電極と、前記第1の電極及び前記第2の電極間を相互に接続した複数の第1の接続子とを有している光素子の実装構造において、前記光素子は前記第2の電極に所定間隔をもって前記設置面上に形成した導波路を有し、該導波路の前記設置面の一部には第3の電極が設けられており、前記前記実装面には前記第3の電極に対向する第4の電極が設けられており、前記第3及び第4の電極間を相互に接続した第2の接続子とを有し、さらに前記光素子の第2及び第3の電極、前記導波路を除く前記実装面の所定位置には前記設置面を当接して前記光素子を実装するよう突出している突起部を有していることを特徴とする光素子の実装構造が得られる。

【0017】また、本発明によれば、光軸線に対して平行な仮想線を含む実装面を有している基板と、該基板に実装されるとともに前記実装面に対向する設置面を有している光素子とを具備し、前記光素子に接続するよう所定間隔をもって前記実装面に配した第1の電極と、該第1の電極に対向するよう前記設置面に配した第2の電極と、前記第1の電極及び前記第2の電極間を相互に接続した接続子とを有している光素子の実装構造において、前記光素子は前記設置面に平行に対向して対向面に第3の電極を有し、前記実装面には前記設置面を当接して前記光素子を実装するよう突出している突起部を有し、前記第2の電極を除く前記設置面に前記突起部が対向して配されていることを特徴とする光素子の実装構造が得られる。

【0018】

【作用】本発明の光素子の実装構造は、基板上の光素子が、基板上に形成した突起部による突起構造を有しており、前記突起部に光素子を接触させて実装することによって実装精度を確保している。

【0019】基板への光素子の実装は、赤外線透過光を用いマークにより平面の位置あわせをした後、接続子を溶融させ突起部を光素子の設置面に接触させて行う。

【0020】

【発明の実施の形態】図1乃至3は、本発明の光素子の実装構造の第1の実施の形態例を示している。図1は導波路型の受光モジュールを示している。図2は導波路型の受光素子の実装面側を示している。図3は基板の実装面を示している。

【0021】図1乃至図3を参照して、光素子の実装構造は、基板1と、この基板1に実装されている光素子3とを備えている。基板1は光素子3を実装するよう光軸線Iに対して平行な仮想線を含む実装面1aを有している。光素子3は実装面1aに対向している設置面3aを有している。

【0022】図2にもっともよく図示されているように、実装面1aには光素子3に接続するよう光軸線I方向に長い帯状にかつ互いに所定間隔をもって配した一対の第1の電極5が設けられている。また、図2にもっともよく図示されているように、設置面3aには第1の電極5に一対一に対向するよう配した一対の第2の電極7が設けられている。第1の電極5及び第2の電極7間には、これらを相互に接続した複数の第1の接続子9を有している。

【0023】光素子3は第2の電極7に所定間隔をもって設置面3aに形成した光導波路（発光部）11を有している。光導波路11の設置面3aの一部には第3の電極13が設けられている。さらに、基板1の実装面1aには第3の電極13に対向する第4の電極15が設けられている。第3及び第4の電極13、15間にはこれらを相互に接続した第2の接続子18が設けられている。また、第2及び第3の電極13、15間には溝部21が形成されている。

【0024】第1及び第4の電極5、15、光素子3の光導波路11に対向する部分を除く実装面1aの所定位置には、設置面3aを当接して光素子3を実装するよう突出している一対の突起部19が設けられている。第1の実施の形態例における突起部19はSiO₂膜であって、基板1はSi基板を用いている。

【0025】突起部19のそれぞれは第2の電極7、第3の電極13を除く設置面3aに対向しており、第1の電極5の両外側に配されて設置面3aに接触している。

【0026】光素子3は設置面3a及び光軸線Iに直角な対向面3bを有している。実装面1aには対向面3bの近傍で対向面3bに平行なストップ溝部23と、ストップ溝部23から光軸線I方向にのびて光ファイバのよ

うな光伝送部材25を位置決めするための断面V形状の位置決め溝部29とが形成されている。ストップ溝部23は光伝送部材25の端面の一部を突き当て光軸線I方向への移動を阻止する溝壁23aを有している。

【0027】第1の実施の形態例における光素子3は導波路型受光素子であり、半絶縁性InP基板を用いてMBEにより導波路11、設置面3aを形成したものである。第1乃至第4の電極5、7、13及び15はアロイ電極上にTiPtAu膜を形成しAuメッキを施している。第1及び第2の接続子9、18はAuSnハンダを用いている。

【0028】実装面1a及び設置面3aのそれぞれには、光素子3を実装面1aの所定位置に位置決めするための複数のマーク31a、31bが施されている。マーク31a、31bは第1の電極5及び第2の電極7の一部に設けられている。

【0029】基板1へ光素子3を実装するには、赤外線透過光を用いマーク31a、31bにより平面の位置あわせをした後、AuSnハンダである第1及び第2の接続子9、18deを溶融させ第1乃至第4の電極5、7、13及び15のそれぞれの間を相互に接続するとともに一対の突起部19と設置面3aとを接触させる。

【0030】光素子1では、この光素子3の中心に位置する光導波路11に機械的な応力がかかることを避けるため、光導波路11近辺には物理的な接触がないように突起部19と光導波路11との間に溝部21を形成して所定距離に設定している。

【0031】図1に示したように、光軸線Iの垂直方向位置は基板1の表面が実装面1aとなる。従って、基板1上での光素子3の光軸垂直方向の実装精度は、突起部19の成膜精度と光素子3を形成する結晶成長の制御精度とで決定される。

【0032】突起部19は一般的なCVDもしくはスパッタで形成するが、膜厚の設計を的確に行うことによって数百オングストロームオーダでの制御が可能である。また、光素子3の光導波路11及び実装面1aの精度は数十オングストロームオーダで制御可能である。すなわち、基板1の実装面1aから光導波路11までの位置精度は、サブμmオーダまで容易に実現可能である。

【0033】図1に示した構造で受光モジュールを製造して光伝送部材25から光を入力し受光特性を評価した結果、光伝送部材25を最適位置に調整した場合と比べて量子効率にして2%程度低いだけであった。このことから、光伝送部材25と光導波路11との位置ずれの総和は十分1μm以下であり、光軸垂直方向の精度は十分サブμmであった。

【0034】図4乃至図6は、半導体レーザなど放熱を十分に取る必要がある光素子を実装する場合の光素子の実装構造の第2の実施の形態例を示している。なお、基板と光伝送部材とは、第1の実施の形態例と同じもので

あるため同じ符号を付して詳細な説明を省略する。

【0035】図4乃至図6を参照して、光素子の実装構造は光素子53に接続するよう所定間隔をもって実装面1aに配した第1の電極45と、第1の電極45に対向するよう光素子53の設置面53aに配した第2の電極55と、第1の電極45及び第2の電極55間を相互に接続した接続子71とを有している。

【0036】光素子53は設置面53a及び光軸線Iに直角な対向面53bと、設置面53aに平行に対向して電極形成面53cとを有している。電極形成面53cには第3の電極57が形成されている。第3の電極57は電極形成面53cの中央部で光軸線I方向へのびている部分と光軸線Iに対して直角な方向へのびている部分とによって構成されている。

【0037】実装面1aには設置面53aを当接して光素子53を実装するよう突出している複数の突起部65を有している。第2の電極55を除く設置面53aには突起部65が対向して配されている。突起部65は複数の突起から形成されており、第2の電極55を除く設置面53aに対向している。第1の電極45の一部45aは光素子53の外側へのびている。

【0038】第2の実施の形態例における光素子3は半導体レーザ素子を用いている。その他、第1及び第2の電極45、55、接続子71は第1の実施の形態例に示したものと同じ材料のものを用いている。

【0039】実装面1a及び設置面53aのそれぞれには、光素子53を実装面1aの所定位置に位置決めするための複数のマーク67a、67bが施されている。マーク67a、67bは第1の電極45及び第2の電極55の一部に設けられている。

【0040】光素子53の実装面53a側では、実装面53aを除いて放熱を取るためにほぼ全面に第2の電極55が形成されている。これを基板1の実装面1aに実装することで、広面積でAuSnハンダである接続子71を介して基板1との接続が可能となり十分な放熱が行える。光軸線Iに対して垂直方向の位置は、突起部65と設置面53aを接触させて実装することでサブμmオーダーの精度が確保できる。

【0041】しかも、それぞれの角を接点としているため、基板1の平面や光軸に対する角度ずれも生じない。また、本構造において接続子71は突起部65で保持されている光素子53の第2の電極55と基板1の実装面1aに設けられている第1の電極45との隙間に入り込む充填剤として作用するため、光素子53の光導波路(発光部)59に直接機械的な応力が作用することはない。

【0042】図4に示す構造を用いて半導体レーザモジュールを製造し光伝送部材25からの光出力を評価した結果、光伝送部材25を最適位置に調整した場合と比べて光出力は0.5dB程度低いだけであった。このこと

から、光伝送部材25と光導波路59の位置ずれの総和は十分1μm以下であり、光軸垂直方向の精度は十分サブμmであった。

【0043】

【発明の効果】以上、実施の形態例によって説明したように、基板への光素子の実装は、マークにより平面の位置あわせをした後、接続子を溶融させ突起部と光素子の設置面とを接触させて行う構成としたことから、各実装の基準を高精度に制御可能な結晶面を有効に利用しているため、実装面に対する光軸垂直方向の実装精度がサブμmオーダーで実現できる。

【0044】また、機械的応力に弱い光導波路層や発光部分の近辺を避け実装面を外縁部に設定できるので生産性が良く、かつ高性能、高信頼な光素子の実装構造を得ることが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態例である光素子の実装構造を備えた導波路型受光モジュールを示す斜視図である。

【図2】図1に示した受光モジュールの基板部分を示した斜視図である。

【図3】図1に示した受光モジュールの光素子を示した斜視図である。

【図4】本発明の第2の実施の形態例である光素子の実装構造を備えた導波路型受光モジュールを示す斜視図である。

【図5】図4に示した受光モジュールの基板部分を示した斜視図である。

【図6】図4に示した受光モジュールの光素子を示した斜視図である。

【図7】従来の光素子の実装構造における従来技術を示した斜視図である。

【図8】図7に示した光素子の実装構造における他の従来技術を示した斜視図である。

【図9】図8に示した光素子の実装構造の断面図である。

【符号の説明】

1 基板

1a 実装面

3, 53 光素子

3a, 53a 設置面

5, 45 第1の電極

7 第2の電極

9 第1の接続子

11 光導波路

13, 55 第2の電極

15 第4の電極

18 第2の接続子

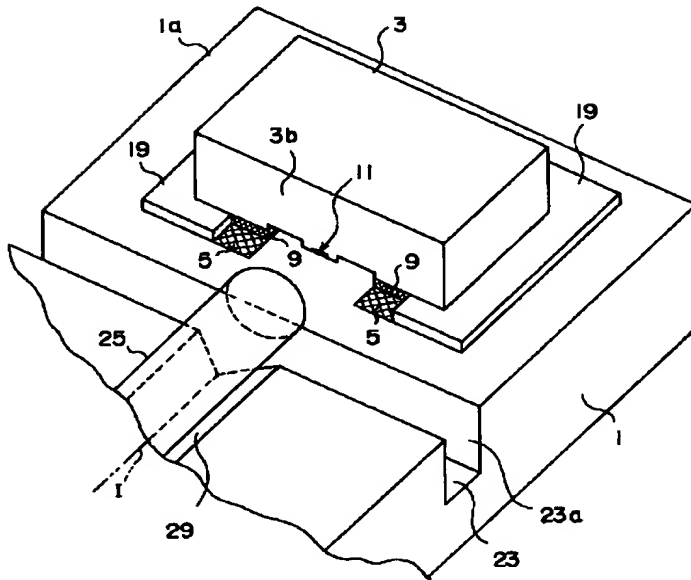
19, 65 突起部

23 ストッパー溝部

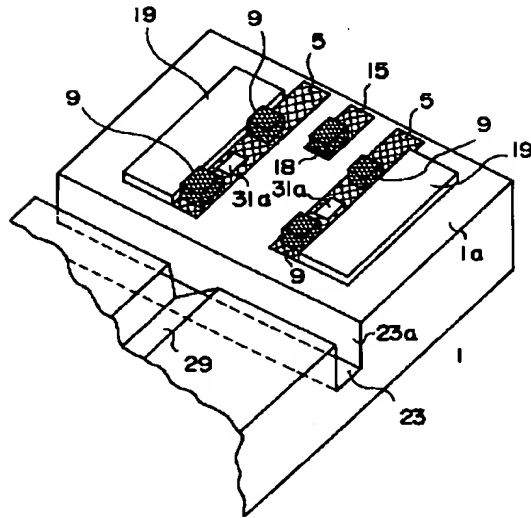
9
25 光伝送部材
29 位置決め溝部
31a, 31b, 67a, 67b マーク
101 半導体レーザー素子
103 接続子

10
104a, 104b 電極
105, 109 凸部
106 光素子実装基板
107 光導波路

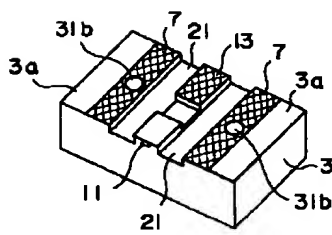
【図1】



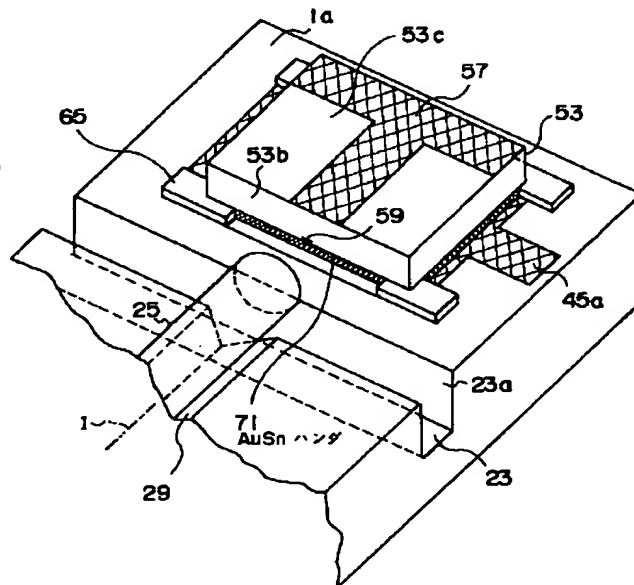
【図2】



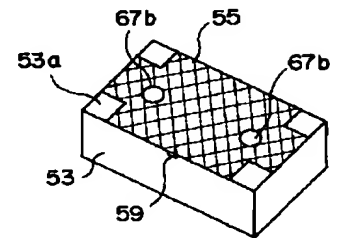
【図3】



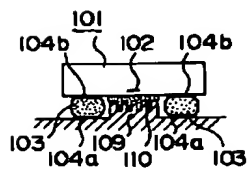
【図4】



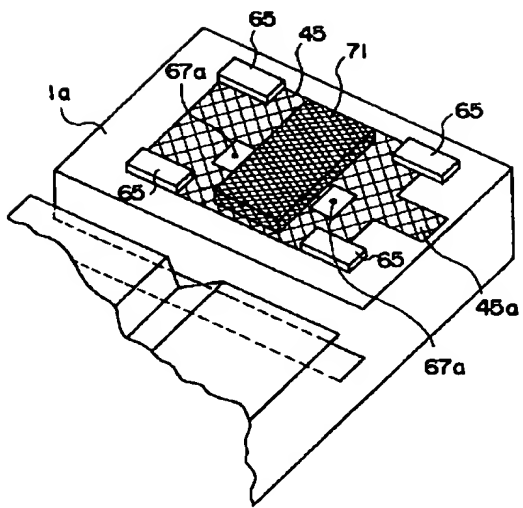
【図6】



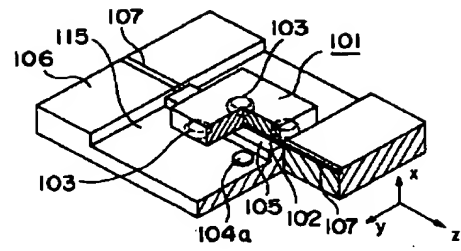
【図9】



【図5】



【図7】



【図8】

